

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

IN RE APPLICATION OF: Patrick AUDEBERT, et al.

GAU:

SERIAL NO: New Application

EXAMINER:

FILED: Herewith

FOR: CHARGES CIRCUIT READING BY CALIBRATION AND CHARGE READING PROCEDURE BY CALIBRATION



REQUEST FOR PRIORITY

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231

SIR:

- ☐ Full benefit of the filing date of U.S. Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §120.
- ☐ Full benefit of the filing date of U.S. Provisional Application Serial Number, filed, is claimed pursuant to the provisions of 35 U.S.C. §119(e).
- ☒ Applicants claim any right to priority from any earlier filed applications to which they may be entitled pursuant to the provisions of 35 U.S.C. §119, as noted below.

In the matter of the above-identified application for patent, notice is hereby given that the applicants claim as priority:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>MONTH/DAY/YEAR</u>
FRANCE	00 15899	December 7, 2000

Certified copies of the corresponding Convention Application(s)

- ☒ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee
- ☐ were filed in prior application Serial No. filed
- ☐ were submitted to the International Bureau in PCT Application Number .
Receipt of the certified copies by the International Bureau in a timely manner under PCT Rule 17.1(a) has been acknowledged as evidenced by the attached PCT/IB/304.
- ☐ (A) Application Serial No.(s) were filed in prior application Serial No. filed ; and
(B) Application Serial No.(s)
- ☐ are submitted herewith
- ☐ will be submitted prior to payment of the Final Fee

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

Marvin J. Spivak
Registration No. 24,913



22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 10/98)

C. Irvin McClelland
Registration Number 21,124

THIS PAGE BLANK (USPTO)

Docket No. 216203US2

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

INVENTOR(S) Patrick AUDEBERT, et al.

SERIAL NO: New Application

FILING DATE: Herewith

FOR: CHARGES CIRCUIT READING BY CALIBRATION AND CHARGE READING PROCEDURE BY CALIBRATION

1c986 U.S. PTO
09/990336
11/23/01

FEE TRANSMITTAL

ASSISTANT COMMISSIONER FOR PATENTS
WASHINGTON, D.C. 20231


FOR	NUMBER FILED	NUMBER EXTRA	RATE	CALCULATIONS
TOTAL CLAIMS	14 - 20 =	0	× \$18 =	\$0.00
INDEPENDENT CLAIMS	3 - 3 =	0	× \$84 =	\$0.00
■ MULTIPLE DEPENDENT CLAIMS (If applicable)			+ \$280 =	\$280.00
■ LATE FILING OF DECLARATION			+ \$130 =	\$130.00
BASIC FEE				\$740.00
TOTAL OF ABOVE CALCULATIONS				\$1,150.00
□ REDUCTION BY 50% FOR FILING BY SMALL ENTITY				\$0.00
□ FILING IN NON-ENGLISH LANGUAGE			+ \$130 =	\$0.00
□ RECORDATION OF ASSIGNMENT			+ \$40 =	\$0.00
TOTAL				\$1,150.00

- ☐ Please charge Deposit Account No. 15-0030 in the amount of _____ A duplicate copy of this sheet is enclosed.
- ☒ A check in the amount of **\$1,150.00** to cover the filing fee is enclosed.
- ☒ The Commissioner is hereby authorized to charge any additional fees which may be required for the papers being filed herewith and for which no check is enclosed herewith, or credit any overpayment to Deposit Account No. 15-0030.
A duplicate copy of this sheet is enclosed.

Respectfully Submitted,

OBLON, SPIVAK, McCLELLAND,
MAIER & NEUSTADT, P.C.

Date: 11/23/01


Marvin J. Spivak
Registration No. 24,913

C. Irvin McClelland
Registration Number 21,124



22850

Tel. (703) 413-3000
Fax. (703) 413-2220
(OSMMN 10/00)

THIS PAGE BLANK (USPTO)

BREVET D'INVENTION

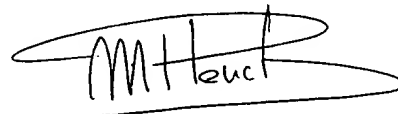
CERTIFICAT D'UTILITÉ - CERTIFICAT D'ADDITION

COPIE OFFICIELLE

Le Directeur général de l'Institut national de la propriété industrielle certifie que le document ci-annexé est la copie certifiée conforme d'une demande de titre de propriété industrielle déposée à l'Institut.

Fait à Paris, le **24 OCT. 2001**

Pour le Directeur général de l'Institut
national de la propriété industrielle
Le Chef du Département des brevets



Martine PLANCHE

CERTIFIED COPY OF
PRIORITY DOCUMENT



26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08
Téléphone : 01 53 04 53 04 Télécopie : 01 42 94 86 54

BREVET D'INVENTION CERTIFICAT D'UTILITÉ

Code de la propriété intellectuelle - Livre VI



N° 11354*01

REQUÊTE EN DÉLIVRANCE 1/2

Cet imprimé est à remplir lisiblement à l'encre noire

DB 540 W / 260899

REMISE DES PIÈCES DATE 75 INPI PARIS LIEU N° D'ENREGISTREMENT 0015899 NATIONAL ATTRIBUÉ PAR L'INPI DATE DE DÉPÔT ATTRIBUÉE PAR L'INPI 07 DEC. 2000		1 NOM ET ADRESSE DU DEMANDEUR OU DU MANDATAIRE À QUI LA CORRESPONDANCE DOIT ÊTRE ADRESSÉE BREVATOME 3 rue du Docteur Lancereaux 75008 PARIS	
Vos références pour ce dossier (facultatif) B 13608.3/PR DD 2090			
Confirmation d'un dépôt par télécopie		<input type="checkbox"/> N° attribué par l'INPI à la télécopie	
2 NATURE DE LA DEMANDE		Cochez l'une des 4 cases suivantes	
Demande de brevet		<input checked="" type="checkbox"/>	
Demande de certificat d'utilité		<input type="checkbox"/>	
Demande divisionnaire		<input type="checkbox"/>	
Demande de brevet initiale		N° _____ Date ____/____/____	
ou demande de certificat d'utilité initiale		N° _____ Date ____/____/____	
Transformation d'une demande de brevet européen		<input type="checkbox"/>	
Demande de brevet initiale		N° _____ Date ____/____/____	
3 TITRE DE L'INVENTION (200 caractères ou espaces maximum) CIRCUIT DE LECTURE DE CHARGES PAR CALIBRATION ET PROCEDE DE LECTURE DE CHARGES PAR CALIBRATION.			
4 DÉCLARATION DE PRIORITÉ OU REQUÊTE DU BÉNÉFICE DE LA DATE DE DÉPÔT D'UNE DEMANDE ANTÉRIEURE FRANÇAISE		Pays ou organisation _____ N° _____ Date ____/____/____ Pays ou organisation _____ N° _____ Date ____/____/____ Pays ou organisation _____ N° _____ Date ____/____/____ <input type="checkbox"/> S'il y a d'autres priorités, cochez la case et utilisez l'imprimé «Suite»	
5 DEMANDEUR		<input type="checkbox"/> S'il y a d'autres demandeurs, cochez la case et utilisez l'imprimé «Suite»	
Nom ou dénomination sociale		COMMISSARIAT A L'ENERGIE ATOMIQUE	
Prénoms			
Forme juridique		Etablissement public de Caractère Scientifique, Technique et Industriel	
N° SIREN			
Code APE-NAF			
Adresse	Rue	31-33 rue de la Fédération	
	Code postal et ville	75752	PARIS 15ème
Pays		FRANCE	
Nationalité		FRANCAISE	
N° de téléphone (facultatif)			
N° de télécopie (facultatif)			
Adresse électronique (facultatif)			



BREVET D'INVENTION
CERTIFICAT D'UTILITÉ

REQUÊTE EN DÉLIVRANCE 2/2

REMISE DES 2006 Réservé à l'INPI	
DATE 75 INPI PARIS	
LIEU	
N° D'ENREGISTREMENT 0015899	
NATIONAL ATTRIBUÉ PAR L'INPI	
DB 540 W / 260899	
Vos références pour ce dossier : (facultatif)	
B 13608.3/PR DD 2090	
6 MANDATAIRE	
Nom RICHARD	
Prénom Patrick	
Cabinet ou Société BREVATOME 422.5/S002	
N° de pouvoir permanent et/ou de lien contractuel 7068 du 12.06.98	
Adresse	Rue 3 rue du Docteur Lancereaux
	Code postal et ville 75008 PARIS
N° de téléphone (facultatif) 01.53.83.94.00	
N° de télécopie (facultatif) 01.45.63.83.33	
Adresse électronique (facultatif) spibrev@easynetfr.	
7 INVENTEUR (S)	
Les inventeurs sont les demandeurs <input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non Dans ce cas fournir une désignation d'inventeur(s) séparée	
8 RAPPORT DE RECHERCHE	
Uniquement pour une demande de brevet (y compris division et transformation)	
Établissement immédiat ou établissement différé <input checked="" type="checkbox"/>	
Paie ment échelonné de la redevance <input type="checkbox"/> Oui <input checked="" type="checkbox"/> Non	
9 RÉDUCTION DU TAUX DES REDEVANCES	
Uniquement pour les personnes physiques <input type="checkbox"/> Requête pour la première fois pour cette invention (joindre un avis de non-imposition) <input type="checkbox"/> Requête antérieurement à ce dépôt (joindre une copie de la décision d'admission pour cette invention ou indiquer sa référence) :	
Si vous avez utilisé l'imprimé «Sulte», indiquez le nombre de pages jointes	
10 SIGNATURE DU DEMANDEUR OU DU MANDATAIRE (Nom et qualité du signataire)	
P. RICHARD 422-5 S/002 	
VISA DE LA PRÉFECTURE OU DE L'INPI C. TRAN	

La loi n°78-17 du 6 janvier 1978 relative à l'informatique, aux fichiers et aux libertés s'applique aux réponses faites à ce formulaire. Elle garantit un droit d'accès et de rectification pour les données vous concernant auprès de l'INPI.

DÉPARTEMENT DES BREVETS

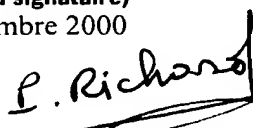
26 bis, rue de Saint Pétersbourg
75800 Paris Cedex 08
Téléphone : 01 53 04 53 04 Télécopie : 01 42 93 59 30

DÉSIGNATION D'INVENTEUR(S) Page N° 1. / 1.

(Si le demandeur n'est pas l'inventeur ou l'unique inventeur)

Cet imprimé est à remplir lisiblement à l'encre noire

DB 113 W / 260899

Vos références pour ce dossier (facultatif)		B 13608.3/PR DD 2090	
N° D'ENREGISTREMENT NATIONAL		6015899	
TITRE DE L'INVENTION (200 caractères ou espaces maximum) CIRCUIT DE LECTURE DE CHARGES PAR CALIBRATION ET PROCEDE DE LECTURE DE CHARGES PAR CALIBRATION.			
LE(S) DEMANDEUR(S) : COMMISSARIAT A L'ENERGIE ATOMIQUE 31/33 rue de la Fédération 75752 PARIS 15ème			
DESIGNE(NT) EN TANT QU'INVENTEUR(S) : (Indiquez en haut à droite «Page N° 1/1» S'il y a plus de trois inventeurs, utilisez un formulaire identique et numérotez chaque page en indiquant le nombre total de pages).			
Nom		AUDEBERT	
Prénoms		Patrick	
Adresse	Rue	11 rue Marcel Peretto	
	Code postal et ville	38100	GRENOBLE
Société d'appartenance (facultatif)			
Nom		PANTIGNY	
Prénoms		Philippe	
Adresse	Rue	31 rue de la Balmette	
	Code postal et ville	38640	CLAIX
Société d'appartenance (facultatif)			
Nom		MOTTIN	
Prénoms		Eric	
Adresse	Rue	2726 route de Narbonne	
	Code postal et ville	38950	SAINT MARTIN- LE- VINOUX
Société d'appartenance (facultatif)			
DATE ET SIGNATURE(S) DU (DES) DEMANDEUR(S) OU DU MANDATAIRE (Nom et qualité du signataire) Paris le 7 Décembre 2000 P. RICHARD 422-5 S/002			

CIRCUIT DE LECTURE DE CHARGES PAR CALIBRATION ET PROCÉDE DE LECTURE DE CHARGES PAR CALIBRATION

Domaine technique et art antérieur

5 L'invention concerne un circuit de lecture de charges ainsi qu'un procédé de lecture de charges.

Plus particulièrement, l'invention concerne un dispositif de lecture de charges issues de la détection d'un rayonnement par une matrice de $N \times M$ détecteurs
10 élémentaires ainsi qu'un procédé de lecture de charges mis en œuvre par un tel dispositif de lecture.

Les rayonnements détectés peuvent être, par exemple, des rayonnements aux longueurs d'ondes de l'infrarouge, du visible ou des rayons X. La lecture
15 d'un circuit détecteur agencé sous forme d'une matrice de N lignes par M colonnes de détecteurs élémentaires s'effectue par balayage, ligne par ligne ou colonne par colonne.

La figure 1 représente un dispositif de
20 détection de rayonnement selon l'art antérieur.

Le dispositif de détection comprend $N \times M$ détecteurs élémentaires Δ_{ij} ($i=1, \dots, N$; $j=1, \dots, M$), $N \times M$ points élémentaires P_{ij} , M bus colonne BC_j , M amplificateurs de charges A_j et un circuit de
25 multiplexage MX . Chaque point élémentaire P_{ij} comprend un transistor T_p pour adapter l'impédance du détecteur élémentaire Δ_{ij} au circuit de lecture, un transistor T_c d'intégration et un transistor T_a d'adressage.

Le détecteur Δ_{ij} est, par exemple, un détecteur
30 photovoltaïque de type N sur substrat P . Le transistor T_p est un transistor NMOS monté en grille commune et

dont la source et le drain sont respectivement connectés au détecteur et à la source du transistor NMOS d'intégration Tc.

5 Ce type d'architecture de circuit de lecture est communément désigné par architecture de type SCA (l'acronyme SCA provient de l'anglais « Snapshot Charge Amplifier »).

10 Un signal d'horloge HP appliqué à la grille de tous les transistors Tp définit le temps de prise de vue.

La fonction d'intégration est ici réalisée au moyen du transistor NMOS Tc dont la source et le drain sont reliés, d'une part, au drain du transistor Tp et, d'autre part, à la diode d'entrée du transistor NMOS d'adressage Ta. Dans certains cas, la source et le drain de Tc peuvent être court-circuités.

20 Un même signal d'horloge HC_i ($i=1, \dots, N$) est appliqué sur la grille de tous les transistors Tc d'une même ligne. Chaque ligne du circuit de lecture est attaquée par un signal d'horloge HC_i différent.

Le transistor NMOS d'adressage Ta est monté en interrupteur entre le drain du transistor Tc et la connexion au bus colonne BC_j .

25 Un même signal d'horloge HA_i ($i=1, \dots, N$) est appliqué sur la grille des transistors Ta d'une même ligne. Chaque ligne du circuit de lecture est attaquée par un signal d'horloge HA_i différent.

30 L'amplificateur de charges A_j ($j=1, \dots, M$) comprend un amplificateur différentiel AC, un condensateur Ca et un transistor Tr.

Le bus colonne BC_j relie la sortie des points élémentaires P_{ij} d'une même colonne à l'entrée inverseuse de l'amplificateur différentiel AC dont l'entrée non-inverseuse est reliée à une alimentation
 5 V_{ref} .

La capacité C_a et le transistor Tr sont montés en parallèle entre l'entrée inverseuse et la sortie de l'amplificateur différentiel AC. Le transistor Tr est utilisé comme interrupteur pour réinitialiser la
 10 capacité C_a entre la lecture de deux lignes consécutives. La grille du transistor Tr est pilotée par un signal d'horloge HR . Une tension V_j est recueillie en sortie de l'amplificateur différentiel AC.

15 Les paquets de charges des points élémentaires P_{ij} d'une même ligne de rang i sont convertis simultanément en tension par l'ensemble des amplificateurs de charges A_j placés à l'extrémité des bus colonne.

20 Les tensions V_j recueillies en sortie des amplificateurs de charges sont appliquées sur les différentes entrées d'un multiplexeur en tension MX à M entrées et une sortie. La tension V_s recueillie en sortie du multiplexeur MX prend alors pour valeur les
 25 valeurs successives des tensions V_j ($j=1, \dots, M$).

Lorsqu'une conversion charges-tension relative à une ligne de détecteurs a été effectuée, les amplificateurs de charges sont réinitialisés afin de permettre la conversion charges-tension d'une ligne
 30 suivante.

Un inconvénient d'une structure telle que décrite ci-dessus est de générer un niveau élevé de bruit.

Dans l'hypothèse d'un bruit blanc, l'amplificateur de charges présente, aux fréquences situées dans sa bande passante, un facteur d'amplification relatif à sa tension de bruit intrinsèque qui est donné par la formule suivante:

$$G = ((C_{in} + C_a) / C_a)^{1/2}, \text{ où}$$

C_{in} est une capacité parasite ramenée sur l'entrée inverseuse de l'amplificateur de charges, et C_a est la capacité de conversion de l'amplificateur de conversion charges/tension.

La capacité parasite C_{in} est proportionnelle au nombre de lignes de la matrice de détecteurs ainsi qu'au pas qui sépare deux détecteurs d'une même ligne et la capacité C_a est liée à la charge maximale intégrable dans un point élémentaire. Par ailleurs, le courant de fonctionnement des amplificateurs de charges est limité par la consommation imposée au circuit.

Il s'ensuit que le niveau de bruit du circuit de lecture est fonction de paramètres imposés par le cahier des charges. C'est en particulier le cas de composants de grande complexité (par exemple comprenant 640 x 480 points élémentaires), pour lesquels la puissance dissipée par les amplificateurs de charges est une des principales sources de consommation. Il n'est donc pas possible, selon l'art connu, de réaliser

des dispositifs de lecture de grand format ayant de bonnes performances en bruit.

Il apparaît ainsi que les architectures de type SCA de grande complexité sont limitées en performance de bruit. Ces limitations sont, par ailleurs, amplifiées pour des applications ayant une grande dynamique de scène à traiter, comme cela est mis en évidence, ci-dessous, à titre d'exemple, pour un senseur quantique d'image réalisé à partir de photodiodes HgCdTe hybridées sur un circuit CMOS et répondant au cahier des charges suivant :

- courant photonique maximum :

$$I_{ph}^{Max} = 2nA,$$

- durée de la prise d'image :

$$T_i = 1ms,$$

- tension de bruit rms équivalente ramenée en entrée de l'amplificateur de charges :

$$e_a = 80\mu V \text{ rms}$$

- capacité parasite de bus colonne (capacité parasite vue sur l'entrée inverseuse de l'amplificateur) :

$$C_{in} = 4pF$$

- excursion maximale de sortie de l'amplificateur de charges : $\Delta V_s^{Max} = 2V$.

Pour un tel senseur d'image, la charge maximale qu'il est possible de stocker dans un point d'image élémentaire est :

$$Q_{PEL}^{Max} = I_{ph}^{Max} \times T_i = 2pC$$

La capacité du condensateur de conversion charges/tension de l'amplificateur de charges peut donc s'écrire :

$$C_a = \frac{Q_{PEL}^{Max}}{\Delta V_s^{Max}} = 1pF$$

5 Le bruit équivalent e_s en sortie de l'amplificateur de charges s'écrit donc :

$$e_s = G \times e_a ,$$

10 où G est le facteur d'amplification mentionné plus haut.

Il vient donc ici :

$$e_s = 180\mu V_{rms}$$

15

Généralement, dans les senseurs quantiques, il est toléré que la chaîne de traitement dégrade d'un facteur $\sqrt{2}$ les performances de bruit des détecteurs sous flux minimum. Cela signifie que le bruit associé au circuit de lecture est au plus égal au bruit associé au détecteur sous conditions d'éclairement minimales.

Dans l'hypothèse de détecteurs photovoltaïques n'ayant qu'une source de bruit Schottky, il vient alors :

25

$$e_s = \sqrt{\frac{I_{ph}^{min} \times T_i}{q}} \times \frac{q}{C_a}$$

où I_{ph}^{min} est le courant photonique minimum détectable.

Il vient donc :

$$I_{ph}^{min} = \frac{(e_s \times C_a)^2}{q \times T_i}$$

Soit, ici :

$$I_{ph}^{min} = 200pA.$$

- 5 La dynamique maximale d'intensité que le circuit de lecture est capable de traiter est donc :

$$D = \frac{I_{ph}^{Max}}{I_{ph}^{min}} \# 10$$

- 10 Dans certaines applications, cette dynamique n'est pas suffisante. Pour des scènes très contrastées, par exemple, une dynamique de 100 peut en effet s'avérer nécessaire.

- Par ailleurs, selon l'art connu, la réponse en
 15 Volt/Coulomb du circuit de lecture est la même pour tous les points élémentaires. Cette réponse est donc de faible valeur pour des points élémentaires dont la charge détectée est de faible quantité. C'est le cas, en particulier, pour des images sous flux incident
 20 réduit lorsqu'il n'est pas possible d'augmenter le temps d'intégration (problème de cadence image et/ou bougé lors de la prise de vue). C'est également le cas lorsque la scène imagée présente un contraste très important : charge détectée proche de la saturation
 25 pour certaines photodiodes et très inférieure à la saturation pour d'autres. Une réponse de faible valeur en Volt/Coulomb se traduit alors par une plus grande sensibilité relative aux dérives du point de repos de

la chaîne de multiplexage (sortie colonne vers sortie vidéo) et une moindre immunité aux bruits (couplages parasites) sur le signal vidéo.

L'invention ne présente pas les inconvénients mentionnés ci-dessus.

En effet l'invention concerne un circuit de lecture de charges comprenant des moyens de stockage de charges, des moyens d'adressage de charges et des moyens de conversion charges/tension comprenant une capacité de conversion, les moyens d'adressage permettant de contrôler l'injection, dans les moyens de conversion, de charges stockées dans les moyens de stockage. Le circuit comprend des moyens de calibration pour délivrer une information représentative de la charge stockée dans les moyens de stockage et des moyens pour sélectionner la capacité de conversion à partir de ladite information.

L'invention concerne également un dispositif de lecture de charges issues de la détection d'un rayonnement par une matrice de N lignes par M colonnes de détecteurs élémentaires, le dispositif de lecture comprenant un ensemble de $N \times M$ points élémentaires et des moyens de conversion charges/tension, chaque point élémentaire étant associé à un détecteur élémentaire et comprenant des moyens de stockage pour stocker les charges détectées par le détecteur élémentaire auquel il est associé et des moyens d'adressage pour contrôler l'injection, dans les moyens de conversion, des charges stockées dans les moyens de stockage, les moyens de conversion comprenant une capacité de conversion. Le dispositif est caractérisé en ce qu'un point

élémentaire comprend des moyens de stockage de calibration pour stocker une fraction des charges stockées dans les moyens de stockage et au moins un moyen d'adressage de calibration pour contrôler
5 l'injection, dans les moyens de conversion, des charges stockées dans les moyens de stockage de calibration et en ce que les moyens de conversion comprennent une première capacité de calibration pour convertir en une tension de calibration les charges adressées provenant
10 des moyens de stockage de calibration et des moyens pour sélectionner la capacité de conversion à partir de la tension de calibration.

L'invention concerne également un procédé de lecture de charges comprenant successivement une étape
15 de stockage de charges, une étape d'adressage de charges et une étape de conversion charges/tension, l'étape d'adressage permettant de contrôler l'injection, dans des moyens de conversion charges/tension comprenant une capacité de conversion,
20 de charges stockées durant l'étape de stockage. Le procédé comprend une étape de calibration pour délivrer une information représentative de la charge stockée lors de l'étape de stockage et une étape de sélection de la capacité de conversion à partir de ladite
25 information.

L'invention concerne encore un procédé de lecture de charges issues de la détection d'un rayonnement par une matrice de N lignes par M colonnes de détecteurs élémentaires, le procédé comprenant une
30 étape de lecture des charges détectées par chaque détecteur élémentaire. L'étape de lecture des charges

détectées par chaque détecteur élémentaire s'effectue par un procédé de lecture tel que le procédé selon l'invention mentionné ci-dessus.

5 Brève description des figures

D'autres caractéristiques et avantages de l'invention apparaîtront à la lecture d'un mode de réalisation préférentiel de l'invention fait en référence aux figures ci-annexées parmi lesquelles :

- 10 - la figure 1 représente un dispositif de lecture de charges de type SCA selon l'art antérieur,
- la figure 2 représente un dispositif de lecture de charges de type SCA selon l'invention,
- la figure 3 représente un perfectionnement du
- 15 dispositif de lecture de charges de type SCA selon l'invention.

Description détaillée de mode de mise en œuvre de l'invention

20 La figure 1 a été décrite précédemment, il est donc inutile d'y revenir.

La figure 2 représente un dispositif de lecture de charges selon l'invention. Pour des raisons de simplicité, seuls sont représentés sur la figure 2 un

25 détecteur élémentaire constitué d'une diode Δ_{ij} et d'un point élémentaire P_{ij} , un bus colonne BC_j et un amplificateur de charges A_j . De façon plus générale, l'invention concerne cependant un dispositif de lecture agencé sous forme de matrice comprenant $M \times N$

30 détecteurs élémentaires.

Un point élémentaire selon l'invention comprend, outre les transistors T_p , T_c et T_a , au moins un circuit supplémentaire monté en parallèle des transistors T_c et T_a et constitué d'un interrupteur I_1
5 et de deux transistors supplémentaires $T_{c_{cal}}$ et $T_{a_{cal}}$.

Un amplificateur de charges selon l'invention comprend un comparateur K , un amplificateur différentiel AC , une capacité de conversion C_{cal} montée entre la sortie et l'entrée inverseuse de
10 l'amplificateur différentiel AC et au moins un circuit supplémentaire monté en parallèle de la capacité C_{cal} et constitué d'un interrupteur I_2 et d'une capacité de conversion supplémentaire C . Un transistor T_r dont la grille est pilotée par un signal d'horloge HR est
15 utilisé comme interrupteur pour réinitialiser la capacité d'intégration.

C'est à titre d'exemple non limitatif que le point élémentaire représenté en figure 2 ne comprend qu'un seul circuit supplémentaire monté en parallèle
20 des transistors T_c et T_a et que l'amplificateur de charge ne comprend qu'un seul circuit supplémentaire monté en parallèle de la capacité C_{cal} .

Lorsque l'interrupteur I_1 est fermé, le courant photonique délivré par la diode Δ_{ij} attaque le canal
25 des deux transistors MOS d'intégration T_c et $T_{c_{cal}}$. L'interrupteur I_1 permet de contrôler l'intégration dans le transistor $T_{c_{cal}}$. Il empêche le retour arrière des charges stockées dans le transistor $T_{c_{cal}}$ lors de la lecture du point élémentaire. Les transistors T_a et
30 $T_{a_{cal}}$ permettent de contrôler l'injection des charges

stockées respectivement dans les transistors T_c et T_{cal} selon le principe du SCA.

Le bus colonne BC_j attaque l'entrée inverseuse de l'amplificateur de charge A_j dont l'entrée non-
 5 inverseuse est reliée à une tension de référence V_{ref} . Le condensateur C est connecté en parallèle du condensateur C_{cal} au moyen de l'interrupteur $I2$. L'interrupteur $I2$ est commandé par un signal logique de
 10 comparaison S_{log} issu du comparateur K . Le signal logique S_{log} est issu de la comparaison de la tension V_s prise en sortie de l'amplificateur différentiel AC avec une tension de seuil V_{seuil} .

La prise de vue s'effectue par intégration simultanée des charges détectées dans les transistors
 15 T_c et T_{cal} (l'interrupteur $I1$ est en position fermée). La capacité d'intégration du point élémentaire P_{ij} est alors la somme de la capacité d'intégration présentée par le transistor T_c et de la capacité d'intégration présentée par le transistor T_{cal} .

20 Une fois la prise de vue effectuée, la lecture de la charge stockée dans le point élémentaire est réalisée selon deux phases successives.

Dans une première phase, l'interrupteur $I2$ étant ouvert, seule la charge Q_{cal} stockée dans le
 25 transistor T_{cal} est injectée dans la capacité de conversion C_{cal} de l'amplificateur A_j , réinitialisée auparavant par Tr . Des signaux d'horloge HA_{cali} et HC_{cali} sont alors appliqués sur les grilles des transistors respectifs T_{cal} et T_{cal} pour autoriser le transfert de
 30 la charge Q_{cal} . La variation ΔV_{Conv}^{max} de la tension de

sortie V_s de l'amplificateur A_j est alors donnée par la relation :

$$\Delta V_{\text{CONV}}^{\text{max}} = Q_{\text{cal}} / C_{\text{cal}}.$$

5

Cette variation de tension constitue une mesure représentative de la charge totale stockée dans le point élémentaire. Si la variation de tension $\Delta V_{\text{CONV}}^{\text{max}}$ porte la tension V_s à une valeur supérieure à la
 10 tension de seuil V_{seuil} , le comparateur K délivre un signal logique de comparaison S_{log} qui commande la fermeture de l'interrupteur I2. La capacité de contre-réaction de l'amplificateur A_j est alors constituée par les condensateurs C et C_{cal} en parallèle. Dans le cas
 15 contraire, l'interrupteur I2 n'est pas refermé et seul le condensateur C_{cal} reste connecté en contre-réaction.

Dans une deuxième phase, le signal d'horloge HA_i appliqué sur la grille du transistor Ta et associé au signal d'horloge HCI appliqué sur la grille du
 20 transistor Tc autorise le transfert de la charge stockée dans le transistor Tc vers la capacité de contre-réaction de l'amplificateur A_j . La charge stockée dans le transistor Tc est alors transférée soit dans la seule capacité C_{cal} , soit dans les capacités C_{cal}
 25 et C en parallèle.

L'information disponible en sortie de l'amplificateur A_j est constituée de la tension de conversion V_s délivrée par l'amplificateur différentiel AC et du signal de comparaison S_{log} délivré par le
 30 comparateur K. Le signal V_s seul ne permet pas de retrouver la valeur de la charge stockée. Pour

retrouver la valeur de la charge stockée, il faut en effet connaître le calibre qui a été utilisé pour faire la mesure. Ce calibre est donné par le signal de comparaison S_{log} . La valeur de la charge stockée est
 5 alors calculée à partir de la tension de conversion V_s et du signal de comparaison S_{log} .

En fait, pour une même valeur V_s , on peut remonter à deux valeurs de charges (l'une stockée sur C_{cal} et l'autre stockée sur C_{cal} et C) de valeurs très
 10 différentes. Ce mode de lecture est appliqué, ligne par ligne, à tous les points élémentaires de la colonne.

Selon le mode de réalisation de l'invention décrit ci-dessus, deux calibres de conversion sont utilisés pour la conversion charges/tension. De façon
 15 plus générale, l'invention concerne un dispositif de lecture de charges comprenant au moins P calibres de conversion, P étant un nombre supérieur ou égal à 2. Le comparateur K travaille alors sur $P-1$ niveaux.

Un exemple de réalisation de circuit de lecture
 20 selon l'invention va maintenant être décrit. Le circuit de lecture comprend :

- un transistor d'intégration T_c dont la valeur de la capacité d'intégration est égale à $9 \times C_{int}/10$,
- un transistor d'intégration supplémentaire T_{cal} dont
 25 la valeur de la capacité d'intégration est égale à $C_{int}/10$,
- une capacité C_{cal} dont la valeur est égale à $C_{ref}/10$,
 et
- une capacité C dont la valeur de capacité est égale
 30 à $9 \times C_{ref}/10$,

la grandeur C_{ref} étant une valeur de capacité de référence, par exemple égale à 1pF et C_{int} étant du même ordre de grandeur.

Lorsque l'interrupteur I1 est fermé, la
5 capacité totale d'intégration a donc pour valeur C_{int} .
De même, lorsque l'interrupteur I2 est fermé, la
capacité totale de conversion a pour valeur C_{ref} .

Supposons que la variation maximum de tension
aux bornes de la capacité totale de lecture soit égale
10 à 1 volt et que la tension de seuil du comparateur soit
égale à 0,1 volt.

Si la photo-charge intégrée dans un point
élémentaire développe une variation de tension
inférieure à 0,1 volt, alors la tension sortie de
15 l'amplificateur de charge A_j est également inférieure à
0,1 volt à l'issue de la première phase. L'interrupteur
I2 reste ouvert et la charge stockée dans le transistor
d'intégration Tc est transmise dans la capacité C_{cal} . La
conversion en tension est ainsi effectuée sur un
20 calibre capacitif de valeur $C_{ref}/10$.

Si la photo-charge intégrée dans un point
élémentaire développe une variation de tension
supérieure à 0,1 volt, alors la tension de sortie de
l'amplificateur de charge A_j est également supérieure à
25 0,1 volt à l'issue de la première phase. L'interrupteur
I2 se ferme et la charge stockée dans le transistor
d'intégration Tc est transmise dans la capacité $C_{cal}+C$.
La conversion en tension est ainsi effectuée sur un
calibre capacitif de valeur C_{ref} .

30 En résumé, si la charge intégrée est inférieure
à $C_{int} \times 0,1 \text{ V}$, la réponse de l'amplificateur A_j est

égale à $[C_{ref}/10]^{-1}$ Volt/Coulomb et, si la charge intégrée est supérieure à $C_{int} \times 0,1$ V, la réponse de l'amplificateur A_j est égale à C_{ref}^{-1} Volt/Coulomb.

Entre les deux phases de conversion, l'amplificateur de charges peut-être ré-initialisé ou non, une ré-initialisation de l'amplificateur de charge conduisant à une perte de la charge Q_{cal} .

La présence d'un calibre de grande sensibilité de conversion ($[C_{ref}/10]^{-1}$ Volt/Coulomb) permet
10 avantageusement de traiter la détection de faibles quantités de charges correspondant à un faible courant photonique, par exemple un courant I_{ph} inférieur à 200pA.

Dans le cas où le calibre de grande sensibilité
15 de conversion est utilisé, le facteur d'amplification de bruit en sortie de l'amplificateur de charges s'écrit :

$$G = ((C_{in} + C_{cal})/C_{cal})^{1/2}.$$

20

Toutes choses égales par ailleurs (voir l'exemple numérique ci-dessus), le bruit équivalent e_s en sortie de l'amplificateur de charges s'écrit alors :

25

$$e_s = 510 \mu V_{rms}$$

Avantageusement, il apparaît ainsi que le signal est augmenté d'un facteur 10 $[(C+C_{cal})/C_{cal}]$ alors que le bruit de chaîne de traitement n'augmente
30 que d'un facteur 2,8 (510/180).

Dans l'hypothèse d'un détecteur photovoltaïque

n'ayant qu'une source de bruit Schottky, la limitation de dynamique qu'il est possible de traiter avec le calibre de grande sensibilité se traduit par l'équation suivante :

5

$$I_{ph}^{min} = \frac{(e_s \times C_{cal})^2}{q \times T_i} \quad (3)$$

Il vient donc :

$$I_{ph}^{min} = 8 \text{ pA}$$

10

La dynamique maximale que le circuit de lecture peut traiter s'écrit alors :

$$D = \frac{I_{ph}^{Max}}{I_{ph}^{min}} \# 120$$

15

Le calibre de forte sensibilité permet ainsi d'augmenter considérablement la dynamique de traitement d'une architecture de type SCA.

Comme représenté en figure 3, selon un perfectionnement de l'invention, le signal logique S_{log} généré lors de la phase de calibration et servant à la sélection du calibre de conversion charges/tension peut également être utilisé pour ajuster le courant de repos de l'amplificateur de charges en fonction du paquet de charges à convertir. Le circuit de lecture selon l'invention comprend alors des moyens M_j d'ajustage du courant de repos commandés par le signal logique de comparaison S_{log} .

20
25

Ceci permet d'optimiser la consommation des

amplificateurs de charges du dispositif de lecture en fonction de la quantité de charges à convertir.

Si le courant de repos de l'amplificateur de charges est fixé à une valeur I_1 dans le cas où la tension V_s mesurée lors de la phase de calibration est inférieure à la tension de seuil V_{seuil} , il est alors possible de porter le courant de repos à une valeur I_2 supérieure à I_1 dans le cas où la tension V_s mesurée lors de la phase de calibration est supérieure à V_{seuil} .

10

REVENDECATIONS

1. Circuit de lecture de charges comprenant des
 moyens de stockage de charges (T_c), des moyens
 5 d'adressage de charges (T_a) et des moyens de conversion
 charges/tension (A_j) comprenant une capacité de
 conversion, les moyens d'adressage permettant de
 contrôler l'injection, dans les moyens de conversion,
 de charges stockées dans les moyens de stockage,
 10 caractérisé en ce qu'il comprend des moyens de
 calibration (T_{cal} , $T_{a_{cal}}$, I_1 , C_{cal}) pour délivrer une
 information (V_s) représentative de la charge stockée
 dans les moyens de stockage et des moyens (K , I_2) pour
 sélectionner la capacité de conversion à partir de
 15 ladite information.

2. Circuit de lecture de charges selon la
 revendication 1, caractérisé en ce que les moyens de
 calibration comprennent :

- 20 - des moyens de stockage de calibration (T_{cal}) pour
 stocker une fraction des charges stockées dans les
 moyens de stockage,
- des moyens d'adressage de calibration ($T_{a_{cal}}$) pour
 contrôler l'injection, dans les moyens de conversion
 25 (A_j), de la fraction de charges stockées dans les
 moyens de stockage de calibration, et
- une capacité de calibration (C_{cal}) pour convertir en
 une tension de calibration la charge adressée
 provenant des moyens de stockage de calibration
 30 (T_{cal}),

et en ce que les moyens pour sélectionner la capacité de conversion à partir de ladite information comprennent :

- un comparateur (K) pour délivrer un signal de
5 comparaison (S_{log}) suite à la comparaison de la tension de calibration avec une tension de seuil (V_{seuil}), et
- au moins un interrupteur (I2) commandé par le signal de comparaison (S_{log}) pour connecter au moins une
10 capacité supplémentaire (C) en parallèle de la capacité de calibration (C_{cal}) si la tension de calibration est supérieure à la tension de seuil de façon que la capacité de conversion soit constituée de la capacité de calibration et de la capacité
15 supplémentaire.

3. Circuit de lecture de charges selon la revendication 2, caractérisé en ce que les moyens de conversion comprennent un amplificateur différentiel
20 (AC) ayant une entrée inverseuse et une sortie, la capacité de calibration (C_{cal}) étant montée entre l'entrée inverseuse et la sortie de l'amplificateur différentiel (AC).

25 4. Circuit de lecture de charges selon la revendication 3, caractérisé en ce qu'il comprend des moyens de contrôle (M_j) d'un courant de repos de l'amplificateur différentiel (AC) commandés par le signal de comparaison.

30

5. Dispositif de lecture de charges issues de la détection d'un rayonnement par une matrice de N lignes par M colonnes de détecteurs élémentaires (Δ_{ij}), le dispositif de lecture comprenant un ensemble de N x M points élémentaires (P_{ij}) et des moyens de conversion charges/tension (A_j), chaque point élémentaire étant associé à un détecteur élémentaire et comprenant des moyens de stockage (T_c) pour stocker les charges détectées par le détecteur élémentaire auquel il est associé et des moyens d'adressage (T_a) pour contrôler l'injection, dans les moyens de conversion, des charges stockées dans les moyens de stockage, les moyens de conversion comprenant une capacité de conversion, caractérisé en ce qu'un point élémentaire comprend des moyens de stockage de calibration ($T_{c_{cal}}$) pour stocker une fraction des charges stockées dans les moyens de stockage et des moyens d'adressage de calibration ($T_{a_{cal}}$) pour contrôler l'injection, dans les moyens de conversion, des charges stockées dans les moyens de stockage de calibration et en ce que les moyens de conversion (A_j) comprennent une première capacité de calibration (C_{cal}) pour convertir en une tension de calibration les charges adressées provenant des moyens de stockage de calibration ($T_{c_{cal}}$) et des moyens pour sélectionner la capacité de conversion à partir de la tension de calibration.

6. Dispositif selon la revendication 5, caractérisé en ce que les moyens pour sélectionner la capacité de conversion comprennent un comparateur (K) pour délivrer un signal de comparaison (S_{log}) suite à la

comparaison de la tension de calibration avec une tension de seuil (V_{seuil}) et au moins un interrupteur (I2) commandé par le signal de comparaison pour connecter une capacité supplémentaire en parallèle de la capacité de calibration si la tension de calibration est supérieure à la tension de seuil de façon que la capacité de conversion soit constituée de la capacité de calibration et de la capacité supplémentaire.

10 7. Dispositif de lecture de charges selon la revendication 6, caractérisé en ce que le circuit de conversion (A_j) comprend un amplificateur différentiel (AC) ayant une entrée inverseuse et une sortie, la capacité de calibration (C_{cal}) étant montée entre
15 l'entrée inverseuse et la sortie.

 8. Dispositif de lecture de charges selon la revendication 7, caractérisé en ce qu'il comprend des moyens de contrôle (M_j) d'un courant de repos de
20 l'amplificateur différentiel (AC).

 9. Procédé de lecture de charges comprenant une étape de stockage de charges, une étape d'adressage de charges et une étape de conversion charges/tension pour
25 convertir une charge lue en une tension de conversion, l'étape d'adressage permettant de contrôler l'injection, dans des moyens de conversion charges/tension (A_j) comprenant une capacité de conversion (C_{cal}), de charges stockées durant l'étape de
30 stockage, caractérisé en ce qu'il comprend une étape de calibration pour délivrer une information

représentative de la charge stockée lors de l'étape de stockage et une étape de sélection de la capacité de conversion à partir de ladite information.

5 10. Procédé de lecture de charges selon la revendication 9, caractérisé en ce que l'étape de calibration comprend une étape de stockage de calibration pour stocker une fraction des charges stockées lors de l'étape de stockage, une étape
10 d'adressage de calibration pour contrôler l'injection, dans les moyens de conversion (A_j), de la fraction de charges et une étape de conversion en une tension de calibration, à l'aide d'une capacité de calibration (C_{cal}), de la fraction de charges injectée dans les
15 moyens de conversion et en ce que l'étape de sélection de la capacité de conversion comprend une étape de comparaison pour délivrer un signal de comparaison suite à la comparaison de la tension de calibration avec une tension de seuil et une étape de commande d'au
20 moins un interrupteur (I_2) pour connecter une capacité supplémentaire (C) en parallèle de la capacité de calibration si la tension de calibration est supérieure à la tension de seuil de façon que la capacité de conversion soit constituée de la capacité de
25 calibration et de la capacité supplémentaire.

 11. Procédé de lecture de charges selon la revendication 10, caractérisé en ce que, les moyens de conversion comprenant un amplificateur différentiel
30 (AC), il comprend une étape de contrôle d'un courant de

repos de l'amplificateur différentiel commandés par le signal de comparaison.

12. Procédé de lecture de charges selon l'une
5 quelconque des revendications 10 ou 11, caractérisé en ce qu'il comprend une étape pour mesurer la valeur d'une charge lue à partir de la tension de conversion mesurée aux bornes de la capacité de conversion et du signal de comparaison (S_{log}).

10

13. Procédé de lecture de charges issues de la détection d'un rayonnement par une matrice de N lignes par M colonnes de détecteurs élémentaires, le procédé comprenant une étape de lecture des charges détectées
15 par chaque détecteur élémentaire, caractérisé en ce que l'étape de lecture des charges détectées par chaque détecteur élémentaire s'effectue par un procédé selon l'une quelconque des revendications 9 à 12.

20

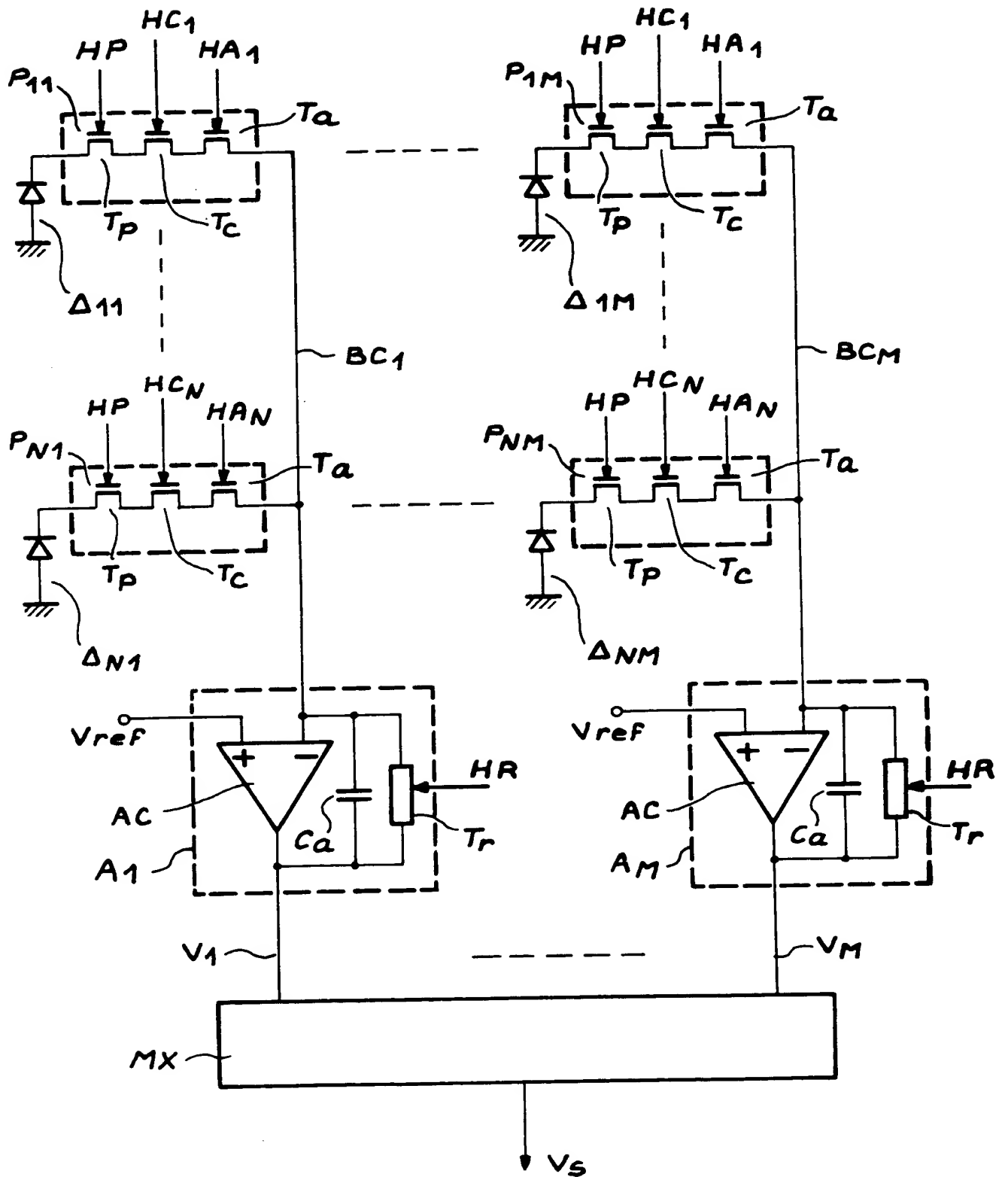


FIG. 1

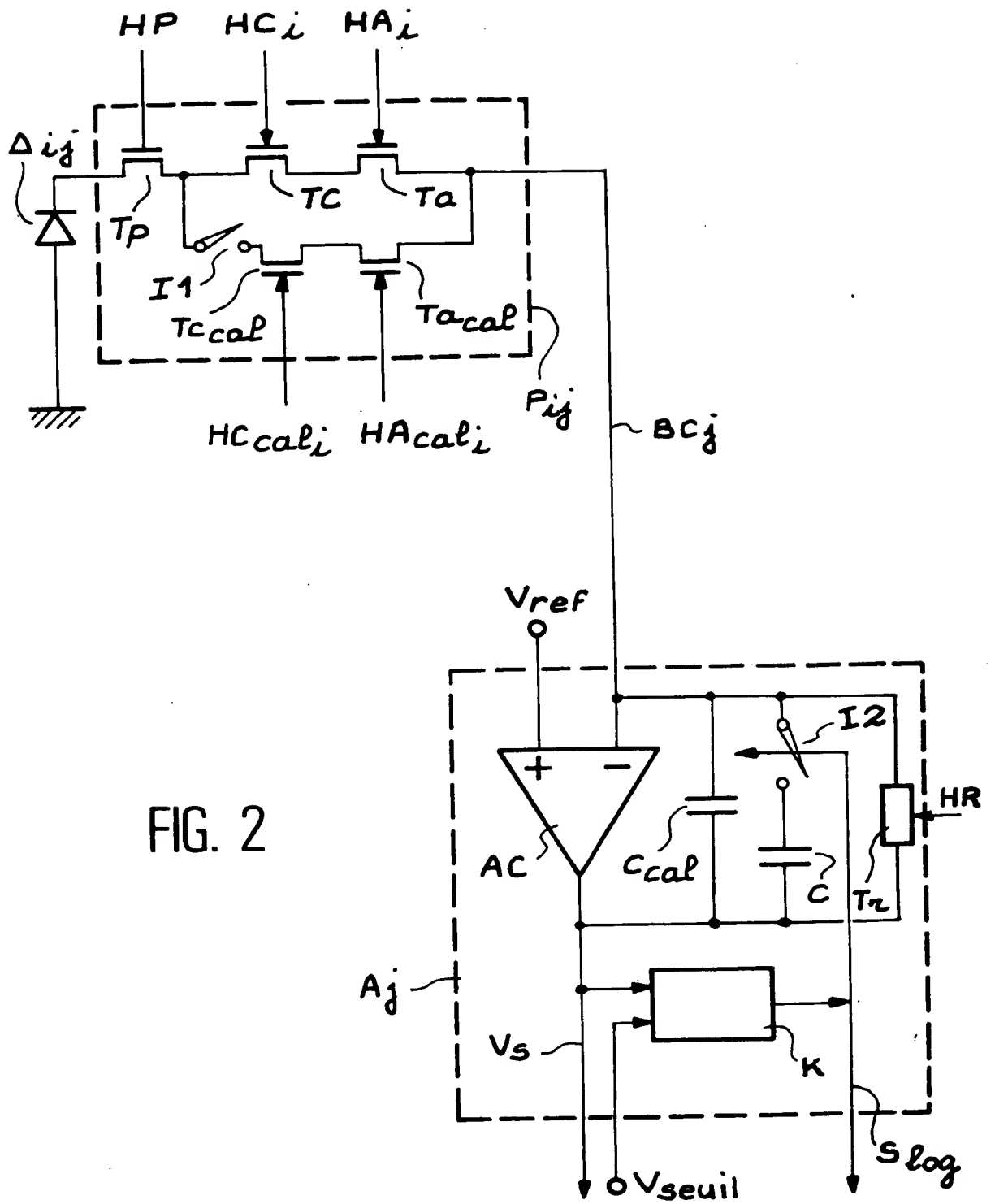


FIG. 2

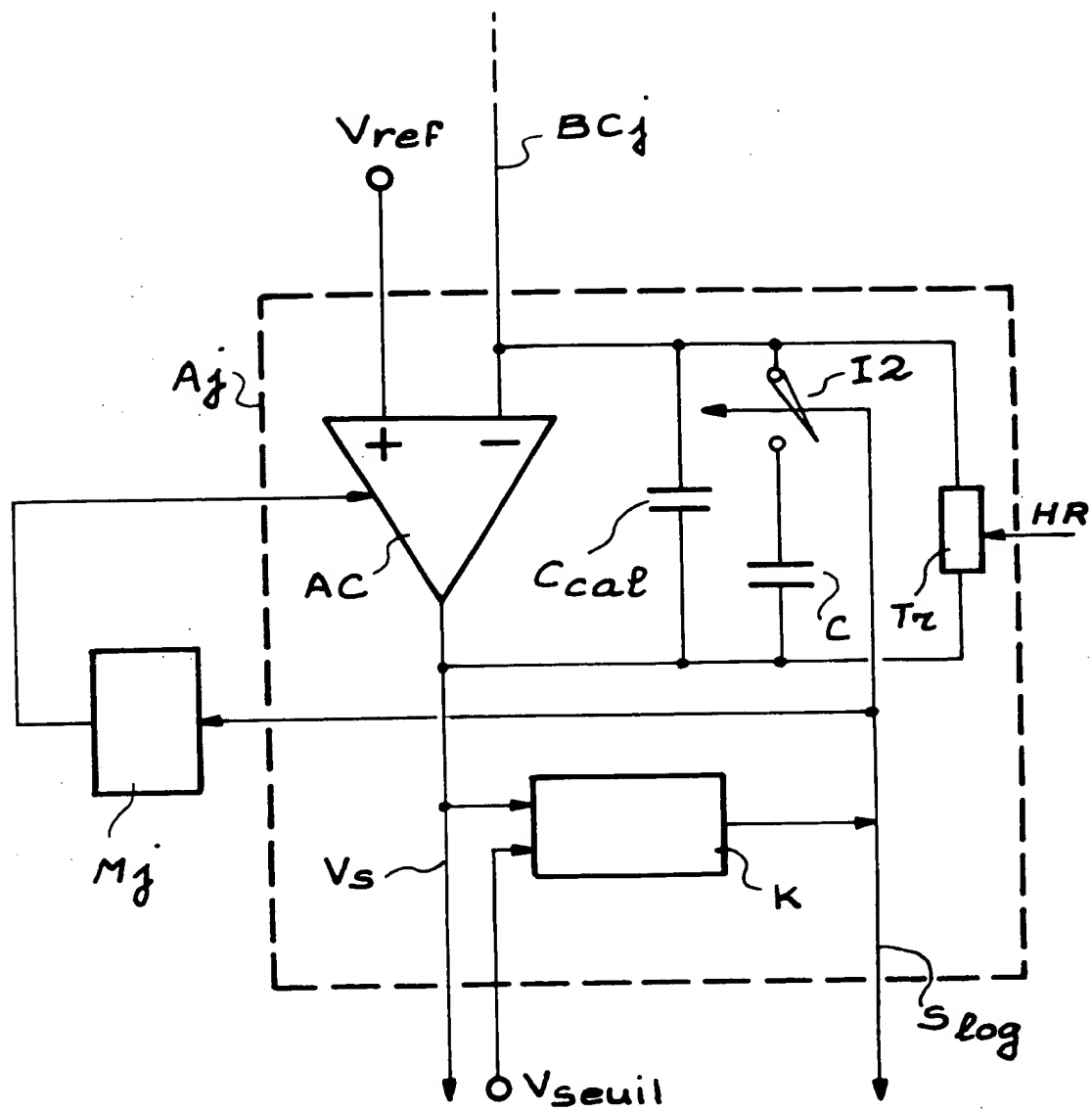


FIG. 3